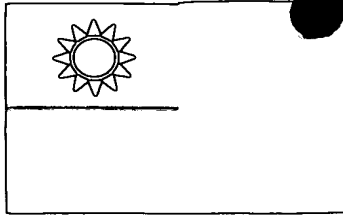


JCL76874



11046 U.S. PTO

10/005627



12/04/01

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder：

申請日：西元 2001 年 04 月 02 日
Application Date

申請案號：090107847
Application No.

申請人：威盛電子股份有限公司
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 2001 年 4 月 20 日
Issue Date

發文字號：09011005754
Serial No.

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	可減少耗電的主機板
	英 文	
二、發明 創作人	姓 名	1 張乃舜 2 余嘉興 3 陳佳欣
	國 籍	中華民國
	住、居所	1 台北縣中和市秀朗路三段 10 巷 14 弄 26-6 號 7 樓 2 台北縣三重市永安北路一段 33 巷 17 號 3 台北市哈密街 27-2 號 2 樓
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

四、中文發明摘要（發明之名稱： 可減少耗電的主機板)

一種可減少耗電的主機板，包括：記憶體模組插槽、合成電路、控制晶片。其中合成電路，耦接至記憶體模組插槽，用以提供終端電阻，其終端電阻一端連接至電壓源，而控制晶片提供控制訊號，當主機板進入省電模式或記憶體模組插槽未插入記憶體模組時，控制訊號使合成電路截斷終端電阻與記憶體模組插槽之連接，或是利用一開關和複數個終端電阻代替合成電路，控制晶片提供控制訊號使開關斷路，截斷終端電阻與電壓源亦可達成減少耗電的功能。

英文發明摘要（發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (/)

本發明是有關於一種電腦系統的主機板，且特別是有關於一種可減少耗電的主機板。

現在的一般個人電腦系統中，主要是由主機板、界面卡、與週邊設備組成，其中主機板可說是電腦系統的基礎。在主機板上，包括有控制晶片組(chip set)、可供安裝界面卡的插槽，中央處理器(Central Processing Unit，簡稱CPU)和數個可安裝記憶體模組的記憶體插槽(memory module slot)，其中記憶體模組可依使用者的需求安裝不同廠牌或不同數量的記憶體模組(memory module)，一個記憶體模組是由數個記憶體元件組成。

一般在個人電腦所使用的記憶體，如同步動態隨機存取記憶體(synchronous dynamic random access memory，SDRAM)，其操作係回應於系統時脈訊號的上升緣來進行資料的存取操作控制。而雙倍資料速率(double data rate，DDR)動態隨機存取記憶體可以在系統時脈訊號的上升緣與下降緣來進行資料的存取操作控制，如此便可以加速記憶體的速度，所以DDR DRAM優於SDRAM則為其雙倍資料速率。

現今的主機板系統多具有省電模式，由於雙倍資料速率動態隨機存取記憶體DDR DRAM運作時需要位址、控制以及資料等訊號匯流排上提供VTT終端電壓及複數個終端電阻(pull up resistor)以吸收反射電波，但習知之電腦系統在進入省電模式或甚至未插入DDR DRAM記憶體模組時，並不會將終端電阻斷開，因此設計成可使用DDR DRAM

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明（二）

記憶體的主機板系統將會比較耗電。

第 1 圖繪示習知之一種桌上型電腦的主機板方塊圖，其具有 DDR DRAM 的記憶體插槽，請參照第 1 圖。由於此種桌上型電腦的主機板使用 DDR DRAM，因此必須在位址、控制以及資料等訊號匯流排上接上終端電阻，如此可以吸收反射電波，以確保訊號在匯流排上傳輸的品質。

習知之一種筆記型電腦的主機板具有直接鉗在主機板上的 DDR DRAM 記憶體晶片，且這些記憶體晶片位於北橋晶片附近，所以訊號品質較好，因而不需要終端電阻。但是，另外擴充的 DDR DRAM 記憶體插槽上的訊號就必須接上終端電阻，來防止訊號不佳。將終端電阻接上位址、控制以及資料等訊號匯流排上，雖然可得到較好的訊號品質，但當擴充槽沒有插上擴充的 DDR DRAM 記憶體模組，或是進入省電模式時，終端電阻仍然持續接在終端電壓上，所以兩種情況都是仍在耗電。

台灣專利第 90100488 號申請案與本案相關，此相關案之特徵為主機板上可插上 SDRAM 或 DDR DRAM 二種記憶體其中之一，當偵測到為 DDR DRAM 時，可以控制終端電阻接上去，反之則不動作。但是對於筆記型電腦的主機板，由於提供有時脈致能訊號等，實在應該更仔細考慮相應之設計。

有鑑於此，本發明提供一種可減少耗電的主機板，讓主機板可因應雙倍資料速率動態隨機存取記憶體 DDR DRAM 之需求，當 DDR DRAM 記憶體模組插上並處於正

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

五、發明說明 (3)

常工作模式時，再加以提供終端電壓與終端電阻，以減少電能之浪費。

本發明提出一種可減少耗電的主機板，特別適用於筆記型電腦，讓使用者可以使用較好的產品，且更節省電源增長電腦的工作時間，以達到更大的效能。

本發明提出一種可減少耗電的主機板，包括：記憶體模組插槽、合成電路以及控制晶片。其中記憶體模組插槽，能用以連接記憶體模組，此記憶體模組可為雙倍資料速率動態隨機存取記憶體。而合成電路，耦接至記憶體模組插槽，用以根據控制訊號選擇性的控制複數個終端電阻連接於電壓源與記憶體模組插槽之間。至於控制晶片，耦接至記憶體模組插槽以及合成電路，且控制晶片提供上述控制訊號，當主機板進入省電模式與記憶體模組插槽未插入記憶體模組二者擇一時，控制訊號控制合成電路截斷終端電阻與記憶體模組插槽之連接，其中控制晶片係可為北橋晶片，控制訊號亦可為時脈致能訊號。關於此主機板之應用更可以應用於筆記型電腦上。

本發明之較佳實施例中之合成電路包括：複數個訊號端、複數個電子開關、複數個終端電阻。這些訊號端連接於記憶體模組插槽上對應的複數個訊號匯流排上；而有關於每一電子開關，其包括有第一端、第二端與控制端，而這些第一端連接至相對應之訊號端；以及上述這些終端電阻，其連接於電壓源以及相對應之第二端之間。提得注意的是這些控制端係用以接收控制訊號達成這些電子開關

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(4)

的開啓與關閉。

如熟悉此藝者可知曉，上述合成電路的第二種型態可包括：複數個訊號端、開關以及複數個終端電阻。這些訊號端連接於記憶體模組插槽上對應的複數個訊號匯流排上；而有關於此一開關，其包括有第一端、第二端與控制端，而此第一端連接至電壓源；以及上述這些終端電阻，連接於相對應之這些訊號端以及開關的第二端之間。同理，此控制端係用以接收該控制訊號達成開關的開啓與關閉。

本發明提供一種可減少耗電的主機板，包括：記憶體模組插槽、複數個終端電阻、開關、控制晶片。其中記憶體模組插槽能用以連接一記憶體模組，此記憶體模組可為雙倍資料速率動態隨機存取記憶體。而有關於終端電阻，每一終端電阻具有第一端以及第二端，終端電阻之第一端連接至記憶體模組插槽。本發明之開關具有第一端、第二端以及控制端，而終端電阻之第二端連接至開關之第一端，開關之第二端連接至電壓源。至於控制晶片耦接至記憶體模組插槽以及開關，此控制晶片提供控制訊號，當主機板進入省電模式與記憶體模組插槽未插入記憶體模組二者擇一時，控制訊號使開關斷路，以截斷終端電阻與電壓源之連接，其中控制晶片係可為北橋晶片，控制訊號亦可為時脈致能訊號。關於此主機板之應用更可以應用於筆記型電腦上。

本發明提供一種可減少耗電的主機板之運作方法，

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明（ 5 ）

此主機板包括記憶體插槽以及終端電阻，其中終端電阻、記憶體模組插槽與電壓源可形成電氣迴路，運作方法包括下列步驟：當主機板進入省電模式與記憶體模組插槽未插入記憶體模組二者擇一時，利用控制訊號，以截斷上述電氣迴路；以及當主機板返回正常模式且記憶體模組插槽插入記憶體模組時，利用控制訊號，以導通上述電氣迴路。

如上列所述，其中截斷與導通電氣迴路係截斷與導通該終端電阻與該記憶體模組插槽之連接，亦可截斷與導通終端電阻與電壓源之連接。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示習知之一種桌上型電腦的主機板方塊圖，其具有 DDR DRAM 的記憶體插槽。

第 2 圖繪示本發明較佳實施例的一種可減少耗電的主機板方塊圖。

第 3 圖繪示本發明較佳實施例的另一種可減少耗電的主機板方塊圖。

第 4 圖繪示本發明中之一種合成電路結構示意圖。

圖式之標記說明：

- 10 控制晶片
- 12 主機板上之記憶體模組
- 14 記憶體插槽

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

五、發明說明 (6)

- 16 合成電路
- 18 控制訊號
- 19 控制訊號
- 20 控制晶片
- 21 開關之第一端
- 22 主機板上之記憶體
- 23 開關之第二端
- 24 記憶體插槽
- 25 終端電阻之第一端
- 26 終端電阻
- 27 終端電阻之第二端
- 28 開關
- 29 開關之控制端

實施例

請參照第 2 圖，其繪示本發明較佳實施例的一種可減少耗電的主機板方塊圖，本發明較佳實施例之筆記型電腦主機板包括：主機板上之記憶體模組(On Board DDR SDRAM Chips)12、記憶體模組插槽(DDR SODIMM Slot) 14、合成電路 (DDR Termination Array)16 以及控制晶片 (System Controller Chipset)10。其中記憶體模組插槽 14，能用以連接記憶體模組，此記憶體模組可為雙倍資料速率動態隨機存取記憶體。而合成電路 16，耦接至記憶體模組插槽 14 的位址、控制以及資料等訊號匯流排上，用以提供終端電阻，其終端電阻一端連接至電壓源，其中因主機板上之記

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(7)

憶體模組 12 訊號品質較好無需終端電阻，故主機板上之記憶體模組 12 不需連接至合成電路 16。至於控制晶片 10(例如北橋晶片)，耦接至主機板上之記憶體模組 12、記憶體模組插槽 14 以及合成電路 16，且控制晶片 10 提供控制訊號 18，當主機板進入省電模式與記憶體模組插槽 14 未插入記憶體模組二者擇一時，控制訊號 18 使合成電路 16 禁能，以截斷終端電阻與記憶體模組插槽 14 之連接。本發明就是利用控制晶片 10 之控制訊號 18 控制合成電路 16 的致能與禁能之切換，讓合成電路 16 能選擇是否提供終端電阻，當主機板進入省電模式或記憶體模組插槽 14 未插入記憶體模組時，控制晶片 10 將利用控制訊號 18 使合成電路 16 禁能不提供終端電阻以達成減少耗電之目的，當主機板在正常模式或記憶體模組插槽 14 插入記憶體模組時，控制晶片 10 將利用控制訊號 18 使合成電路 16 致能提供終端電阻，如熟悉此技藝者更可推知，有些控制晶片 10(尤其是應用於筆記型電腦者)具有時序致能腳，當進入省電模式時，時序致能腳變化其所送出之時序致能訊號以控制記憶體模組進入省電模式時的操作，故本實施例中控制晶片 10 之控制訊號 18 更可利用時序致能訊號加以替代。

請參照第 3 圖，其繪示本發明較佳實施例的另一種可減少耗電的主機板方塊圖，本發明之主機板，包括：主機板上之記憶體模組 22、記憶體模組插槽 24、複數個終端電阻 26、開關 28、控制晶片 20。其中記憶體模組插槽 24，

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (8)

能用以連接記憶體模組，此記憶體模組可為雙倍資料速率動態隨機存取記憶體。而終端電阻 26 具有第一端 25 以及第二端 27，終端電阻 26 之第一端 25 連接至記憶體模組插槽 24 之位址、控制以及資料等訊號匯流排上。而開關 28，具有第一端 21、第二端 23 以及控制端 29，終端電阻 26 之第二端 27 連接至開關 28 之第一端 21，開關 28 之第二端 23 連接至電壓源。至於控制晶片 20，耦接至記憶體模組插槽 24 以及開關 28，控制晶片 20 提供控制訊號 19，當主機板進入省電模式與記憶體模組插槽 24 未插入記憶體模組二者擇一時，控制訊號 19 使開關 28 斷路，以截斷終端電阻 26 與電壓源之連接。本發明就是利用控制晶片 20 之控制訊號 19 控制開關 28 的導通與斷路，當主機板進入省電模式與記憶體模組插槽 24 未插入記憶體模組二者擇一時，控制訊號 19 使開關 28 斷路，以截斷終端電阻 26 與電壓源之連接，達到減少耗電的目的，如熟悉此技藝者更可推知，控制晶片 20 之控制訊號 19 更可利用時序致能腳加以替代。

請參照第 4 圖，其繪示本發明中之一種實施例之合成電路結構示意圖，此合成電路 16 更包括複數個電阻、複數個訊號腳、複數個電子開關以及致能腳 EN。這些電阻具有第一端與第二端，其中第一端相互連接在一起，並連至電壓源 V_{TT} ，讓這些電阻具有終端電阻或提昇電阻之功能，而第二端連接至上述的電子開關再透過電子開關連接至對外連接的訊號腳用以輸出。本實施例中每一電子開關

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

五、發明說明(9)

包括有第一端、第二端與控制端，而這些第一端連接至相對應之訊號端，這些控制端連接至致能腳 EN；並利用致能腳 EN 上的控制訊號來控制所有的電子開關的導通與否，當致能腳 EN 為致能時電子開關導通可輸出訊號，當致能腳 EN 為禁能時電子開關斷路無法輸出訊號。這些電子開關可利用傳輸閘加以製作。

如熟悉此藝者可知曉，上述合成電路的第二種型態(圖式未繪出)可包括：複數個訊號端、開關以及複數個終端電阻。這些訊號端連接於記憶體模組插槽上對應的複數個訊號匯流排上；而有關於此一開關，其包括有第一端、第二端與控制端，而此第一端連接至電壓源；以及上述這些終端電阻，連接於相對應之這些訊號端以及開關的第二端之間。同理，此控制端係用以接收該控制訊號達成開關的開啓與關閉。

依據本發明一種可減少耗電的主機板，讓主機板可利用現成的腳位和零件達到減少耗電的目的，不僅不需增加體積更不需佔用其它的腳位，此發明更可運用於筆記型電腦上，讓使用者可以有效的節省電源，增加使用時間，便於許多時常需要在外工作的使用者，進而提高工作的便利性與效率。

雖然本發明以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

六、申請專利範圍

1.一種可減少耗電的主機板，包括：

一記憶體模組插槽，能用以連接一記憶體模組；

一合成電路，耦接至該記憶體模組插槽，用以根據一控制訊號選擇性的控制複數個終端電阻連接於一電壓源與該記憶體模組插槽之間；以及

一控制晶片，耦接至該記憶體模組插槽以及該合成電路，用以提供該控制訊號，當該主機板進入一省電模式與該記憶體模組插槽未插入該記憶體模組二者擇一時，該控制訊號控制該合成電路截斷該終端電阻與該記憶體模組插槽之連接。

2.如申請專利範圍第 1 項所述之可減少耗電的主機板，其中選擇性的控制該些終端電阻連接於該電壓源與該記憶體模組插槽之間的該控制訊號係為一時脈致能訊號。

3.如申請專利範圍第 1 項所述之可減少耗電的主機板，其中該記憶體模組係為一雙倍資料速率動態隨機存取記憶體。

4.如申請專利範圍第 1 項所述之可減少耗電的主機板，其中該主機板係應用於一筆記型電腦上。

5.如申請專利範圍第 1 項所述之可減少耗電的主機板，其中該控制晶片係為一北橋晶片。

6.如申請專利範圍第 1 項所述之可減少耗電的主機板，其中該合成電路包括：

複數個訊號端，連接於該記憶體模組插槽上對應的複數個訊號匯流排上；

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

複數個電子開關，每一電子開關包括一第一端、第二端與一控制端，而該些第一端連接至相對應之該些訊號端；以及

該些終端電阻，連接於該電壓源以及相對應之該些第二端之間；

其中該些控制端，用以接收該控制訊號達成該些電子開關的開啓與關閉。

7.如申請專利範圍第 1 項所述之可減少耗電的主機板，其中該合成電路更包括：

複數個訊號端，連接於該記憶體模組插槽上對應的複數個訊號匯流排上；

一開關，該開關包括一第一端、第二端與一控制端，而該第一端連接至該電壓源；以及

該些終端電阻，連接於相對應之該些訊號端以及該第二端之間；

其中該控制端，用以接收該控制訊號達成該開關的開啓與關閉。

8.一種可減少耗電的主機板，包括：

一記憶體模組插槽，能用以連接一記憶體模組；

複數個終端電阻，每一終端電阻具有一第一端以及一第二端，該些終端電阻之第一端連接至該記憶體模組插槽；

一開關，具有一第一端、一第二端以及一控制端，該些終端電阻之第二端連接至該開關之第一端，該開關之

六、申請專利範圍

第二端連接至一電壓源；以及

一控制晶片，耦接至該記憶體模組插槽以及該開關，該控制晶片提供一控制訊號，當該主機板進入一省電模式與該記憶體模組插槽未插入該記憶體模組二者擇一時，該控制訊號使該開關斷路，以截斷該些終端電阻與該電壓源之連接。

9.如申請專利範圍第 8 項所述之可減少耗電的主機板，其中該控制訊號係為一時脈致能訊號。

10.如申請專利範圍第 8 項所述之可減少耗電的主機板，其中該記憶體模組係為一雙倍資料速率動態隨機存取記憶體。

11.如申請專利範圍第 8 項所述之可減少耗電的主機板，其中該主機板係應用於一筆記型電腦上。

12.如申請專利範圍第 8 項所述之可減少耗電的主機板，其中該控制晶片係為一北橋晶片。

13.一種可減少耗電的主機板之運作方法，該主機板包括一記憶體插槽以及複數個終端電阻，該些終端電阻、該記憶體模組插槽與一電壓源可形成複數個電氣迴路，該運作方法包括下列步驟：

提供一控制訊號；

當該主機板進入一省電模式與該記憶體模組插槽未插入一記憶體模組二者擇一時，利用該控制訊號，以截斷該些電氣迴路；以及

當該主機板返回一正常模式且該記憶體模組插槽插

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

入該記憶體模組時，利用該控制訊號，以導通該些電氣迴路。

14.如申請專利範圍第 13 項所述之可減少耗電的主機板之運作方法，其中截斷與導通該電氣迴路係截斷與導通該終端電阻與該記憶體模組插槽之連接。

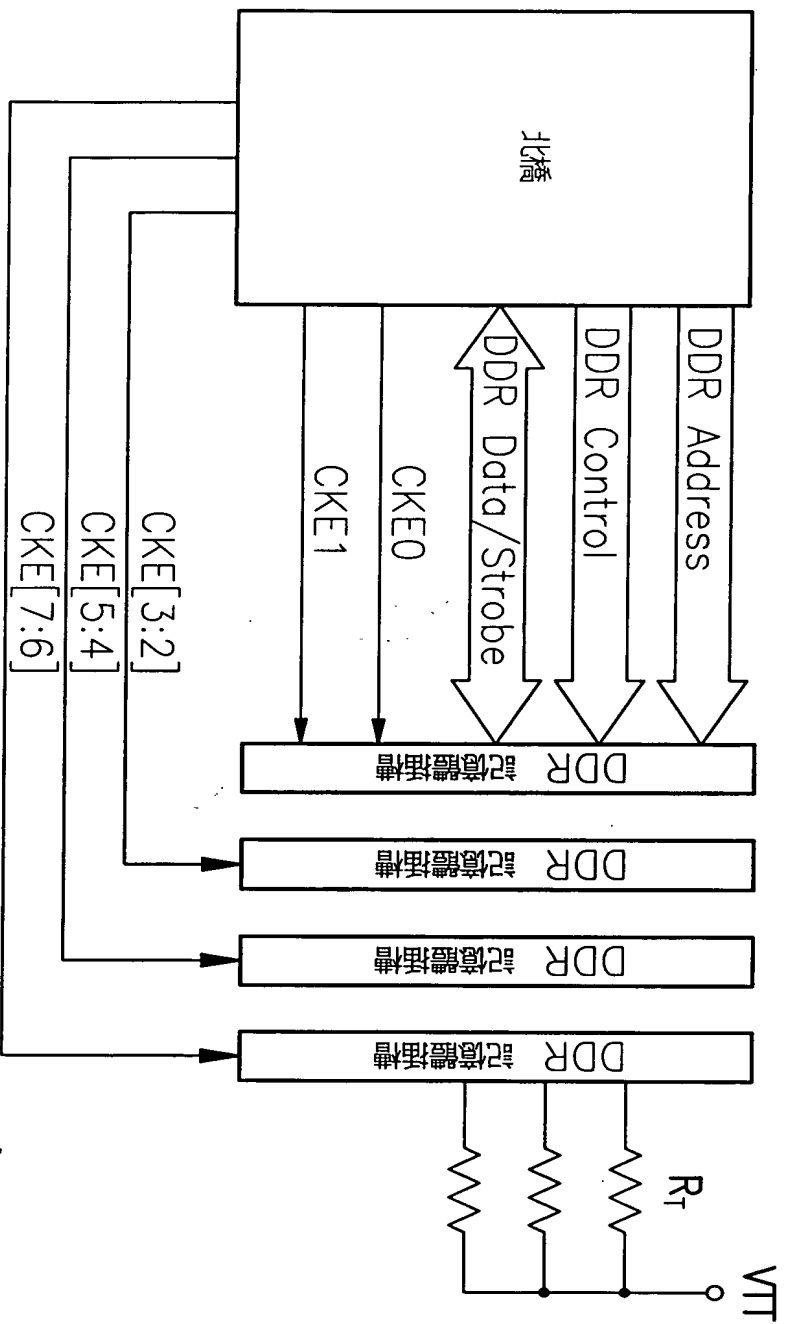
15.如申請專利範圍第 13 項所述之可減少耗電的主機板之運作方法，其中截斷與導通該電氣迴路係截斷與導通該終端電阻與該電壓源之連接。

(請先閱讀背面之注意事項再填寫本頁)

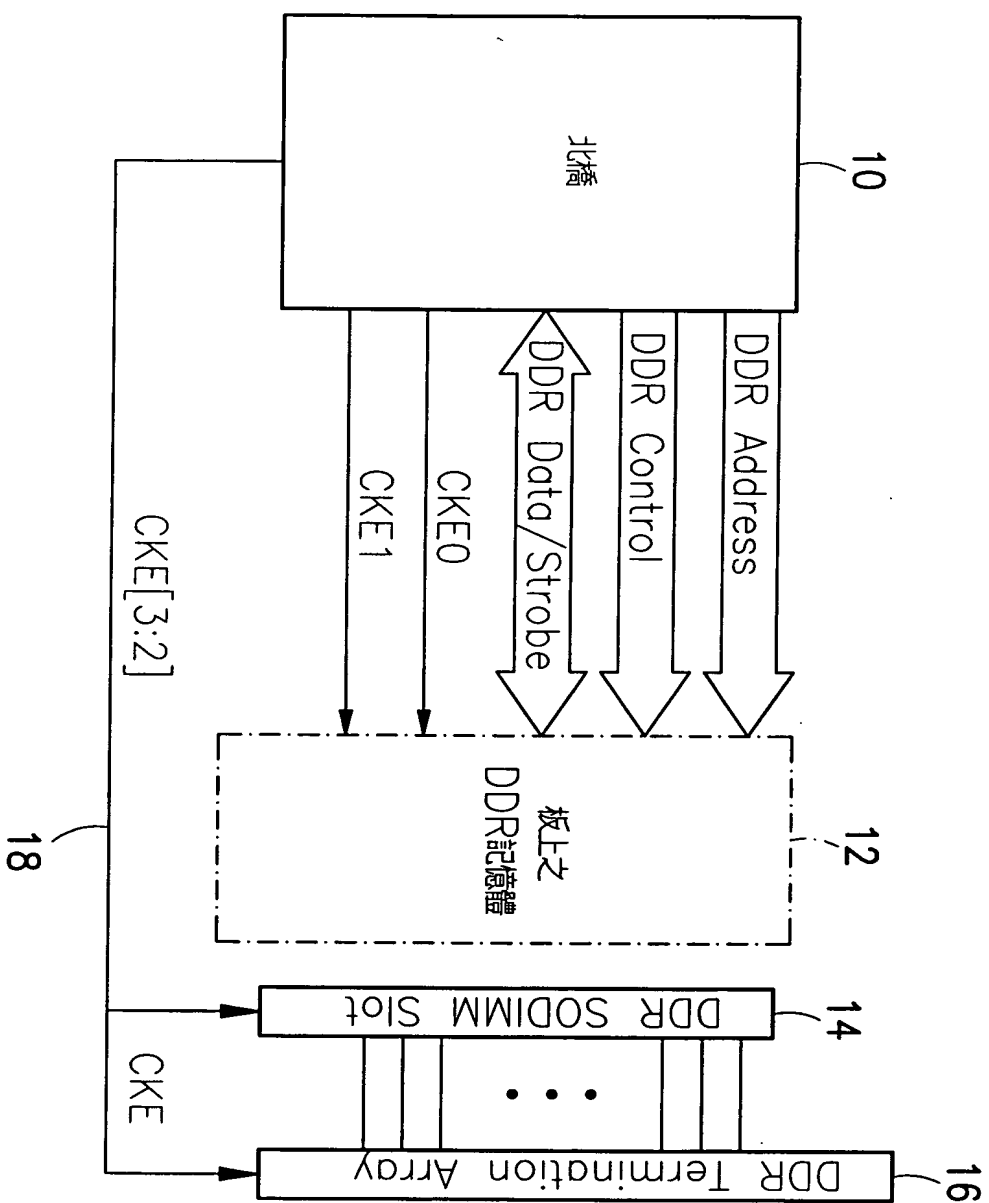
裝

訂

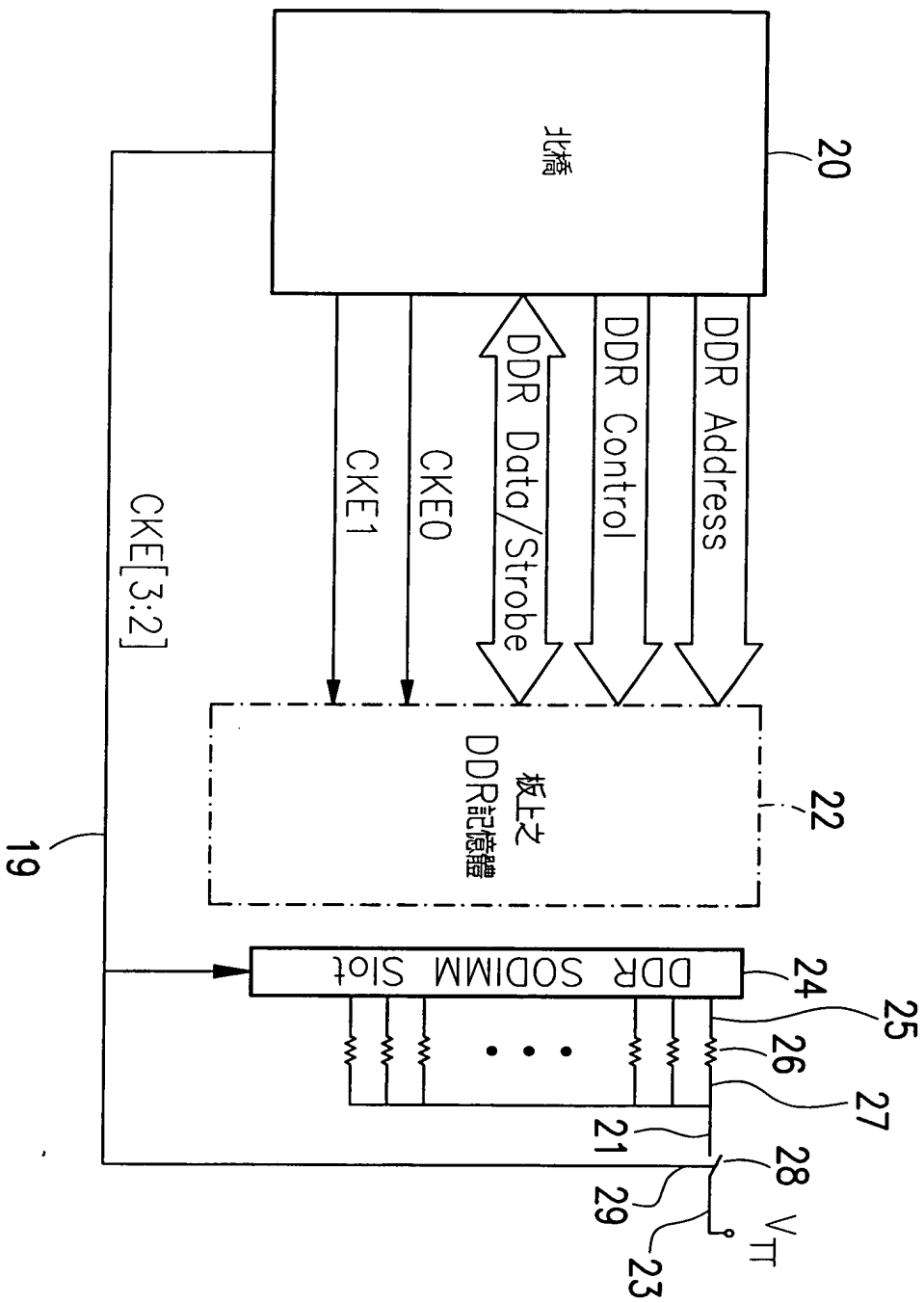
線



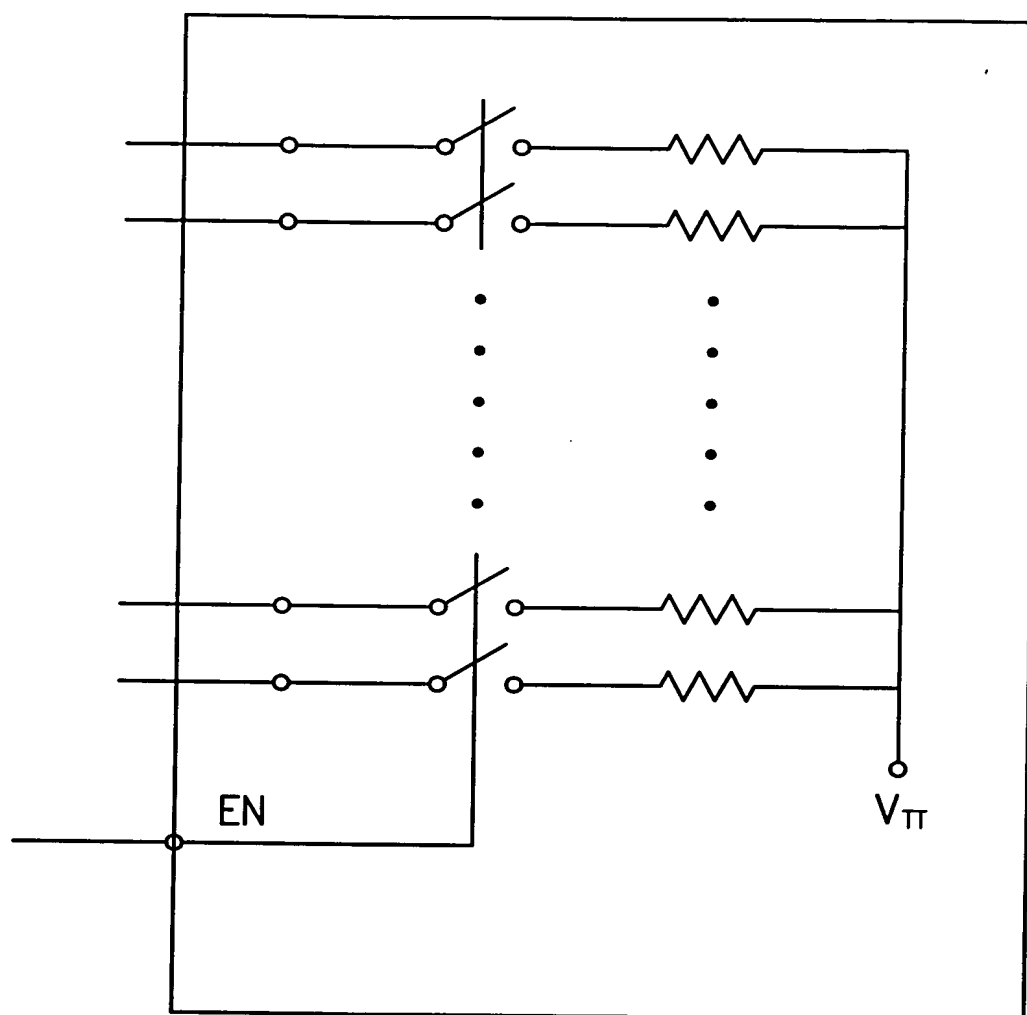
第 1 圖



第 2 圖



第 3 圖



第 4 圖